

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2600970号

(45)発行日 平成9年(1997)4月16日

(24)登録日 平成9年(1997)1月29日

(51)Int.Cl.⁸

H 0 4 B 7/08

識別記号

庁内整理番号

F I

H 0 4 B 7/08

技術表示箇所

C

請求項の数4(全13頁)

(21)出願番号 特願平2-111458

(22)出願日 平成2年(1990)4月26日

(65)公開番号 特開平3-72725

(43)公開日 平成3年(1991)3月27日

(31)優先権主張番号 特願平1-113202

(32)優先日 平1(1989)5月2日

(33)優先権主張国 日本(JP)

(73)特許権者 999999999

日本電気株式会社

東京都港区芝5丁目7番1号

(72)発明者 岡ノ上 和廣

東京都港区芝5丁目7番1号 日本電気株式会社内

(74)代理人 弁理士 京本 直樹 (外2名)

審査官 重田 尚郎

(54)【発明の名称】 ダイバーシティ受信装置

(57)【特許請求の範囲】

【請求項1】N(Nは2以上の整数)個のアンテナと、これらアンテナのそれぞれからの受信信号に基づき前記受信信号の送信点から前記アンテナのそれぞれまでの通信路特性をインパルスレスポンスとして推定するN個の通信路特性推定器と、前記アンテナのいずれか1つからの受信信号をこの受信信号に基づき前記通信路特性推定器が推定した前記インパルスレスポンスに基づき等化する等化回路と、前記通信路特性推定器のそれぞれからの前記インパルス特性の成分から前記等化回路にとって有意となる成分と有意ではない成分とを検出し前記有意となる成分と前記有意ではない成分とを区別して出力するN個の通信路特性選別回路と、これら通信路特性選別回路からの入力それぞれについて前記有意となる成分に対する前記有意ではない成分の電力比を算出し前記電力

比を最小にする入力に対応する前記前記通信路特性選別回路及びアンテナを示す制御信号を出力する電力比演算回路と、この電力比演算回路からの前記制御信号が示す前記アンテナからの受信信号を選択して前記等化回路へ出力する第1のスイッチと、前記電力比演算回路からの前記制御信号が示す前記通信路特性選別回路からの前記有意となる成分を選択して前記等化回路へ出力する第2のスイッチとを備えたことを特徴とするダイバーシティ受信装置。

【請求項2】前記アンテナのそれぞれからの受信信号を準同期検波するN個の復調回路と、これら復調回路のそれぞれからの検波信号をデジタル化して前記通信路特性推定器のそれぞれ及び前記第1のスイッチへ出力するN個のAD変換回路とを含むことを特徴とする請求項1記載のダイバーシティ受信装置。

【請求項3】前記アンテナのそれぞれからのバースト状の受信信号に対応して前記AD変換回路のそれぞれが出力したデジタル信号を一時記憶した後前記通信路特性推定器のそれぞれ及び前記第1のスイッチへ出力するN個の受信信号記憶回路を含むことを特徴とする請求項2記載のダイバーシティ受信装置。

【請求項4】前記通信路特性推定回路は入力信号中のプリアンプルを用いて前記通信路特性を推定することとを特徴とする請求項2又は3記載のダイバーシティ受信装置。

【発明の詳細な説明】

【産業上の利用分野】

本発明はダイバーシティ受信装置に関し、特に符号間干渉が生じる通信路を介して伝送されたデジタル信号をより高品質で受信するダイバーシティ受信装置に関する。

【従来の技術】

移動通信システム等、伝送路においてマルチパスによる歪が生じる劣悪な伝送環境を介して高速デジタル信号伝送を実現するために多くの等化方式が検討されている。これらの等化方式としては、判定帰還形等化器や最尤系列推定器等がバースト伝送という条件の下で検討されている（例えば、プロアキス（J.G.Proakis），“デジタル・コミュニケーションズ（Digital Communications）”，マクグロウヒ（McGraw-Hill）,1983）。

また、高品質の受信信号を得るためにダイバーシティ技術がある。この技術の実現方法としては様々な方法が考えられているが、（例えば、桑原守二監修，“自動車電話”，社団法人電子通信学会編，昭和60年）、複数のアンテナを用いて同時に信号を受信し、受信信号に基づいて各アンテナで受信した信号を合成または選択する空間ダイバーシティ方式が注目を集めている。この方式は自動車車載用のラジオ受信器などに対して実用化されており、高品質の受信信号を提供している。

【発明が解決しようとする課題】

しかしながら、伝送路においてマルチパス歪が大きく現われるような環境において、高速デジタル信号のバースト伝送を行なう場合、従来の判定帰還形等化器や最尤系列推定器等だけでは十分な受信信号品質を得ることができない場合が生じる。また、受信信号品質を向上するための1つの手段として、従来技術の項に述べたようなダイバーシティ技術が知られている。従来から知られているダイバーシティ技術は、遅延時間が伝送速度よりも大きいようなマルチパス歪はあまり考慮せず、受信信号レベルに基づく合成もしくは選択等を行うものである（例えば、桑原守二監修，“自動車電話”，社団法人電子通信学会編，昭和60年）。この方式では、遅延時間が大きいマルチパス歪が存在する場合にはそれほど大きな特性改善は得られない。

また、遅延時間が大きいマルチパス歪が存在する場合

に、各ダイバーシティアンテナの受信信号を合成する方式も検討されているが（例えば、渡辺，“マルチパス伝送路における適応受信方式”，電子通信学会技術研究報告，CS78-203，pp.57～64，ピー・モンセン（P.Monse n），“アダプティブ・イコライゼーション・オブ・ザ・スロー・フェージング・チャネル（Adaptive Equalization of the Slow Fading Channel）”，アイ・イー・イー・イー・トランザクション・オン・コミュニケーションズ（IEEE Transactions on Communications）,Vol.CO M-22,No.8,Aug.1974）、受信機の構成が非常に複雑になってしまうという欠点がある。

【課題を解決するための手段】

本発明のダイバーシティ受信装置は、N（Nは2以上の整数）個のアンテナと、これらアンテナのそれぞれからの受信信号に基づき前記受信信号の送信点から前記アンテナのそれぞれまでの通信路特性をインパルスレスポンスとして推定するN個の通信路特性推定器と、前記アンテナのいずれか1つからの受信信号をこの受信信号に基づき前記通信路特性推定器が推定した前記インパルスレスポンスに基づき等化する等化回路と、前記通信路特性推定器のそれぞれからの前記インパルス特性の成分から前記等化回路にとって有意となる成分と有意ではない成分とを検出し前記有意となる成分と前記有意ではない成分とを区別して出力するN個の通信路特性選別回路と、これら通信路特性選別回路からの入力のそれぞれについて前記有意となる成分に対する前記有意ではない成分の電力比を算出し前記電力比を最小にする入力に対応する前記前記通信路特性選別回路及びアンテナを示す制御信号を出力する電力比演算回路と、この電力比演算回路からの前記制御信号が示す前記アンテナからの受信信号を選択して前記等化回路へ出力する第1のスイッチと、前記電力比演算回路からの前記制御信号が示す前記通信路特性選別回路からの前記有意となる成分を選択して前記等化回路へ出力する第2のスイッチとを備えている。

又、本発明のダイバーシティ受信装置は、前記アンテナのそれぞれからの受信信号を準同期検波するN個の復調回路と、これら復調回路のそれぞれからの検波信号をデジタル化して前記通信路特性推定器のそれぞれ及び前記第1のスイッチへ出力するN個のAD変換回路とを含んで構成されていてもよい。

更に、本発明のダイバーシティ受信装置は、前記アンテナのそれぞれからのバースト状の受信信号に対応して前記AD変換回路のそれぞれが出力したデジタル信号を一時記憶した後前記通信路特性推定器のそれぞれ及び前記第1のスイッチへ出力するN個の受信信号記憶回路を含んで構成されていてもよい。

更に又、前記通信路特性推定回路は入力信号中のプリアンプルを用いて前記通信路特性を推定するように構成されていてもよい。

〔作用〕

移動通信システム等で観測されるマルチパス歪は、送信点からの直接波と多くの建物等で反射・散乱を受けた遅延波が同時に受信されるために生じるものであり、このような歪が生じる通信路はマルチパス通信路と呼ばれている。マルチパス通信路特性は、同一の場所で送信しても受信地点が異なればその特性は異なったものとなり、同一の場所で送信された信号であっても空間的に離れた場所に複数の受信アンテナを設けて受信すれば、各アンテナの受信信号に生じるマルチパス歪は異なったものとなる。また、送受信点が見通しであれば、受信点では直接波が最も強く受信されることになり、典型的な通信路特性（インパルスレスポンス）は第2図に示すような特性となる。しかしながら、送信点と受信点が見通しとならない場合には、受信点には直接波が全く届かなくなり、受信信号は遅延波だけから構成されるため、通信路特性（インパルスレスポンス）は第3図のような特性になると考えられる。

このようなマルチパス歪を軽減する等化器を構成する1つの方式として、マルチパス歪が発生する通信路特性を推定し、その推定結果に基づいて等化器を構成する方式がある。この方式では、原理的に通信路の推定が完璧に行なわれれば、あらゆる通信路特性に対して、その通信路特性と雑音とによって決まる論理限界特性まで特性を高めることが可能である。しかしながら、非常に長い遅延時間の遅延波が生じるような通信路に対しては等化器の構造が非常に複雑なものになってしまうので、ある程度の遅延時間の遅延波まで等化できるような等化器を構成することが実用的である。このような実用的な等化器では、許容された遅延時間以上の遅延時間を有する遅延波が生じた場合、その等化能力は著しく劣化してしまう。

次に、通信路特性の推定について説明する。マルチパス通信路特性（インパルスレスポンス）を推定する場合、基準となる時刻をどの様に設定するかという問題がある。よく用いられている手法としては、推定を行なう際に、最も強く受信された波を基準として用いる手法がある。例えば、 $5\mu\text{sec}$ までの遅延時間を有する遅延波まで等化できる等化器を第2図の通信路に適用することを考える。この場合は、直接波が最も強く、かつ他の遅延波よりも早く受信点に到達するから、直接波を基準にして $5\mu\text{sec}$ 以内の遅延時間を有する遅延波だけを推定すれば良い。しかしながら、第3図のような特性の通信路では、最も強く受信される波が最も受信点に到達するとは限らない。従って、最も強く受信される信号を基準として通信路特性（インパルスレスポンス）を推定するためには、 $\pm 5\mu\text{sec}$ の計 $10\mu\text{sec}$ にわたって通信路特性を推定し、その中から有意となる連続する $5\mu\text{sec}$ にわたる通信路特性を抽出し、抽出された結果に基づいて等化器を構成しなければならない。

本発明では、各ダイバーシティアンテナからの受信信号に基づいて送信点から各アンテナまでの通信路特性を推定し、これらの推定結果から等化器にとって有意ではない成分の総電力と等化器にとって有意となる成分の総電力を検出し、各通信路に対してその比（有意成分比＝有意でない成分の総電力／有意成分の総電力）を求めている。この比が小さければ、推定した通信路特性が等化器にとって有意である成分が有意でない成分よりも大きく、等化器の等化能力を越えない遅延波成分が多いことを意味しており、逆に大きい場合は、等化器の等化能力を越えた長い遅延波成分が多く存在していることになる。従って、各アンテナからの受信信号から推定した各通信路特性の有意成分比のうち最も小さい値となるアンテナを選択して、選択されたアンテナの受信信号だけを用いて等化することにより、等化器の等化能力を最大限に利用することができる通信路を選択して信号を受信することが可能となり、ダイバーシティ効果が生じて受信特性を向上することができる。さらに、信号がバースト状に伝送される場合には、例えば、各アンテナで受信された信号をそれぞれAD変換しメモリに記憶させた後、上述の処理を行なうことによって受信特性の向上を図ることが可能になる。

〔実施例〕

第1図に、2本のアンテナを有するダイバーシティ受信機に本発明を適用した場合の第1の実施例のブロック図を示す。

第1図において、1,2は受信アンテナ、3,4は通信路推定器、5,6は通信路特性選別回路、7は電力比演算回路、8,11はスイッチ、9は等化回路、10は出力端子、12,13は復調回路、14,15はAD変換回路である。

次に、第1図の実施例の動作について説明する。変調信号として2相位相変調信号を用いるとして以下説明する。

アンテナ1,2で受信された信号は、それぞれ復調回路12,13において準同期検波され、AD変換回路14,15においてポーレートサンプルされてディジタル信号に変換される。復調回路12,13は、それぞれ、第4図のように構成される。このとき、アンテナ1又は2からの受信信号は発振器54からの局部信号及びこの局部信号を $\pi/2$ 移相器53で移相した信号とミキサ51,52で周波数混合され、復調信号は複素信号で与えられる。以下、複素信号を前提として説明する。

AD変換回路14,15の出力は通信路特性推定器3,4に入力される。通信路特性推定器3,4では受信信号中のプリアンプを用いて送信点からアンテナ1,2までのそれぞれの通信路が推定され、それぞれ通信路特性選別回路5,6に出力される。このプリアンプは、例えば、周期15の最大周期系列（M系列）を用いて第5図のような25シンボルの系列を用いることができる。この25シンボルの系列と周期15のM系列との相関関数は、第6図のように一

5T~+5T (Tはシンボル周期) に渡ってインパルスに近い形状になっている。このとき、通信路特性推定器3,4は第7図に示すような構成となる。入力端子80に入力したAD変換回路13又は14からのデジタル信号は、シフトレジスタ85のタップから出力し、レジスタ84からのリファレンス系列であるM系列と15個の乗算器81で掛算され、加算器82で加算され、出力される。プリアンプル0 (第5図における先頭ビット) に対応する受信信号がシフトレジスタ85の最後尾のタップから出力される時点から、プリアンプル24 (第5図における最後尾ビット) に対応する受信信号がシフトレジスタ85の先頭のタップから出力されるまで、相関操作を行う。このとき、出力端子83には11個の相関値が得られ、これらの値は、近似的に±5Tに渡る通信路インパルスレスポンスの推定値とみなすことができる。通信路特性推定器3,4は、通信路インパルスレスポンスの推定値である ${}_3(-5) \sim {}_3(+5)$, ${}_4(-5) \sim {}_4(+5)$ を通信路特性選

$$\sum_{k=0}^4 |h_3(j+k)|^2 = \text{MAX} \left(\sum_{k=0}^4 |h_3(i+k)|^2 \right),$$

$$(i=-5, -4, \dots, 0, 1) \dots (1)$$

このとき、有意でない成分は ${}_3(j) \sim {}_3(j+4)$ を除く ${}_3(i)$ である。これらの有意でない成分は、等化回路9で等化できない残留符号間干渉成分である。電力比演算回路7では、通信路特性選別回路5,6からの各々の入力に基づいて有意である成分と有意ではない成分の電力比 (有意ではない成分の電力/有意である成分の電力) を演算する。ここで、電力比演算回路7で演算される電力比は、その値が大きいほど等化回路9の等化能力を越えた遅延波成分が大きく、電力比が小さいほど等化回路9で等化できる遅延波成分が多いことを意味する。そこで、電力比演算回路7は、等化回路9の等化能力を最大限利用できるように、通信路特性選別回路5,6からの入力に基づいて求められる電力比を比較し、スイッチ11に対して電力比が小さくなる入力を与える通信路特性選別回路 (5または6) からの出力を等化回路9に出力するように制御する。また、電力比演算回路7は、スイッチ8に対して、電力比が小さくなる入力を与える通信路特性選別回路 (5または6) に受信信号を入力しているダイバーシティアンテナの受信信号を等化回路9に入力するように制御する。等化回路9は、スイッチ11からの入力を符号間干渉を与える通信路インパルスレスポンスとして捉え、この入力に基づいて内部状態を設定する。以上の動作は、プリアンプル系列を受信したのちデータ信号が受信されるまでの間に行う必要がある。

このように設定された等化回路9では、スイッチ8からの入力信号を等化して出力端子10に出力する。この等化回路9の構成の一例として、ビタビアルゴリズムを用

別回路5,6に出力する。通信路特性選別回路5,6では、推定された通信路インパルスレスポンスから等化回路9に有意である成分と有意ではない成分とを選別して電力比演算回路7に入力するとともに、有意となる成分をスイッチ11に出力する。

ここで、等化回路9は長さ5まで通信路インパルスレスポンスによって生じる符号間干渉を等化できるものとすれば、通信路特性選別回路5,6では通信路インパルスレスポンスの推定値 ${}_3(-5) \sim {}_3(+5)$, ${}_4$

$(-5) \sim {}_4(+5)$ をそれぞれ次のように分類する。簡単のために ${}_3(-5) \sim {}_3(+5)$ についてのみ示すが、 ${}_4(-5) \sim {}_4(+5)$ についても同様である。有意である成分として、通信路インパルスレスポンス ${}_3(-5) \sim {}_3(+5)$ のうち等化回路9で等化できる長さ5の通信路インパルスレスポンスを ${}_3(j) \sim {}_3(j+4)$ とすると、 ${}_3(j) \sim {}_3(j+4)$ は次式を満足する。

いた最尤系列推定回路を用いることができる。この回路は第8図のように構成できる。この回路は、ブランチメトリック演算回路92とビタビプロセッサ93と状態遷移制御回路98とから構成される。長さ5の通信路インパルスレスポンスに起因する符号間干渉を等化するビタビプロセッサ93のトレリス線図を第9図に示す。第9図において、時刻kにおける状態S ($S_0, S_1, S_2, S_3; k$) は、k番目のシンボルに対して符号間干渉を与える全ての送信系列 S_0, S_1, S_2, S_3 で定義される。このため、時刻k→時刻k+1における状態遷移は、5つの送信シンボル系列 T_0, T_1, T_2, T_3, T_4 で定義できる。ここで、 $T_0 \sim T_3$ は時刻kにおける $S_0 \sim S_3$ であり、 $T_1 \sim T_4$ は時刻k+1における $S_0 \sim S_3$ である。例えば、 $S(S_0, S_1, S_2, S_3; k) = (+1, +1, -1, -1)$ から $S(S_0, S_1, S_2, S_3; k+1) = (+1, -1, -1, +1)$ への遷移は、 $(T_0, T_1, T_2, T_3, T_4) = (+1, +1, -1, -1, +1)$ で定義することができる。一般に、ビタビプロセッサは、時刻k→時刻k+1に生じる全ての可能な状態遷移に対応するブランチメトリックに基づいて復調を行うものである (例えば、ヘイズ (J.F. Hayes) "ザ・ビタビ・アルゴリズム・アブライド・トゥ・ディジタル・データ・トランスミッション (The Viterbi Algorithm Applied To Digital Data Transmission)", アイ・イー・イー・イー・ (IEEE), コミュニケーション・ソサエティ (Communication Society), 1975, No.13)。第8図の等化回路9において、全ての可能な状態遷移に対応するブランチメトリックは次のようにして求めることができる。まず、状態遷移制御回路98は、起こりうる全ての可能な (T_0, T_1, T_2, T_3, T_4) を順次

出力し、求めるべき状態遷移に対応するブランチメトリックの演算を開始させる。例えば、(T0,T1,T2,T3,T4)として(+1,+1,-1,-1,+1)が出力された場合には、S(S0,S1,S2,S3;k)=(+1,+1,-1,-1)からS(S0,S1,S2,S3;k+1)=(+1,-1,-1,+1)への遷移に対応するブランチメトリックを求めることを示す。状態遷移制御回路98は、まず、通信路インパルスレスポンスによって定められるブランチメトリック成分を演算するブランチメトリック固定成分演算回路95とブランチメトリック合成回路96とに(T0,T1,T2,T3,T4)の組を出力する。ブランチメトリック固定成分演算回路95とブランチメトリック合成回路96とは、入力された(T0,T1,T2,T3,T4)に基づく状態遷移に対応するブランチメトリックを演算し、ビタビプロセッサ93に出力する。状態遷移制御回路98は、ビタビプロセッサ93に対しても(T0,T1,T2,T3,T4)を出力する。ビタビプロセッサ93は、ブランチメトリック合成回路96から入力されるブランチ

$$\begin{pmatrix} r(1) \\ r(2) \\ r(3) \\ r(4) \end{pmatrix} = \text{Real} \left\{ \begin{pmatrix} \hat{h}(j), \hat{h}(j+1), \hat{h}(j+2), \hat{h}(j+3) \\ 0, \hat{h}(j), \hat{h}(j+1), \hat{h}(j+2) \\ 0, 0, \hat{h}(j), \hat{h}(j+1) \\ 0, 0, 0, \hat{h}(j) \end{pmatrix} \begin{pmatrix} \hat{h}(j+1)^* \\ \hat{h}(j+2)^* \\ \hat{h}(j+3)^* \\ \hat{h}(j+4)^* \end{pmatrix} \right\} \cdots (2)$$

によりr(1)~r(4)を求める。ここで、*は共役複素を示す。r(1)~r(4)と状態遷移制御回路98から入力される全ての可能なT0,T1,T2,T3,T4との組み合わせ

$$b(T0, T1, T2, T3, T4)$$

$$b(T0, T1, T2, T3, T4) = \left(\sum_{k=0}^3 r(4-k) T_k \right) \times T_4 \cdots (3)$$

を得る。但し、Tkは+1もしくは-1の値をとる。さらに、ブランチメトリック合成回路96は、ブランチメトリック固定成分演算回路95から出力されるブランチメトリック固定成分と整合フィルタ94の出力を用いて、第9図の各状態遷移に対応するブランチメトリックを求めてビタビプロセッサ93に出力する。この回路は第12図のように構成することができる。第12図のブランチメトリック合成回路96では、入力端子130から整合フィルタ94の出力が入力される。また、入力端子131にはブランチメトリック固定成分演算回路95からT0~T4で規定されるブランチメトリック固定成分b(T0,T1,T2,T3,T4)が入力される。さらに、入力端子132には状態遷移制御回路98からのT4が入力される。このとき、整合フィルタ94の出力をz(k)とすれば、ブランチメトリック合成回路96は、乗算器135、加算器136、実成分抽出回路137により $\text{Real} \{ T_4 \times z(k) + b(T0, T1, T2, T3, T4) \} \cdots (4)$ を求め、出力端子133にT0,T1,T2,T3,T4によって定められる状態遷移のブランチメトリックとして出力する。以上のようなブランチメトリック演算回路92は、プロセッサを用いても容易に実現することは可能である。

以上、第1図に示す実施例について説明した。

メトリックを状態遷移制御回路98から入力される(T0,T1,T2,T3,T4)で規定される状態遷移に対応するものとして入力し、ビタビアルゴリズムに基づいて処理を行う。以上の操作を順次繰り返して、ビタビプロセッサ93は、データを判定して、出力端子10に出力する。

ブランチメトリック演算回路92は、整合フィルタ94、ブランチメトリック固定成分演算回路95とブランチメトリック合成回路96で構成される。整合フィルタ94は、第10図のようにタップのトランスバーサル型フィルタで構成できる。タップ係数1115~1119は入力端子91を介してスイッチ11から得られる有意である成分(j)~

(j+4)を入力端子1110~1114から入力し、これらの共役複素をとり時間反転させたものである。ブランチメトリック固定成分演算回路95は、入力端子91を介してスイッチ11から得られる有意である成分(j)~(j+4)を用いて、第11図のように構成できる。演算回路121は(j)~(j+4)を用いて

わせから、T0,T1,T2,T3,T4で規定される状態遷移に対応するブランチメトリック固定成分

第13図に、2本のアンテナを有するダイバーシティ受信機でバースト状に伝送された信号を受信する場合に本発明を適用した第2の実施例のブロック図を示す。

第13図において、100はバーストタイミング発生回路、101,102は受信信号記憶回路、103,104は復調回路、105,106はAD変換回路、その他の各回路は第1図におけるそれらと同じ回路である。

第13図に示す実施例は、TDMA通信のようなバースト通信の場合の実施例である。このようなバースト通信の場合、バーストタイミング発生回路100は、制御チャネルなどを用いてあらかじめ定められたタイムスロット番号に基づいて、受信すべきタイムスロットが送信されてくる時刻に1バースト分の信号を記憶するように、復調回路103,104、AD変換回路105,106及び受信信号記憶回路101,102を制御する。復調回路103,104及びAD変換回路105,106は、以上のようなバーストタイミング発生回路100の制御に基づいて動作し、各ダイバーシティブランチにおけるポーレートサンプルされた受信信号が受信信号記憶回路101,102に記憶される。以上の動作及びそのための構成が第1図に示した実施例の動作及び構成と異なり、受信信号記憶回路101,102に記憶された信号に対

して、第1図におけるAD変換回路14,15の出力信号に対する処理と同様の処理を行なう。このような構成にすると、受信バーストを1度記憶してあるため、ダイバーシティブランチ選択の処理を比較的低速で行うことが可能になる。

以上第13図に示す実施例について説明した。

以上説明した第1の実施例及び第2の実施例は、いずれも2本のアンテナを有するダイバーシティ受信機に本発明を適用した場合の実施例であるが、3本以上のアンテナを有するダイバーシティ受信機の場合も、アンテナの数にあわせて通信路特性推定器、通信路特性選別回路等を増設することにより、第1の実施例あるいは第2の実施例と同様な本発明の実施例を得ることができる。

又、第1図に示す実施例において、等化回路9の代りに変調波用の等化回路を用い、アンテナ1,2からの受信信号を直接スイッチ8に入力するようにしても同じ効果が得られる。但し、この場合も通信路特性推定器3,4への入力信号は何等かの復調信号である必要がある。

〔発明の効果〕

以上説明したように本発明は、送信点から各アンテナまでの通信路特性を各アンテナからの受信信号に基づき各通信路特性推定器によって推定し、推定した通信路特性（インパルス応答）から等化器にとって有意ではない成分と有意となる成分とを各通信路特性選別回路によって検出し、有意となる成分の比が大きい通信路特性をもつアンテナからの受信信号だけを等化することにより、ある程度の遅延時間の遅延波まで等化できる実用的な等

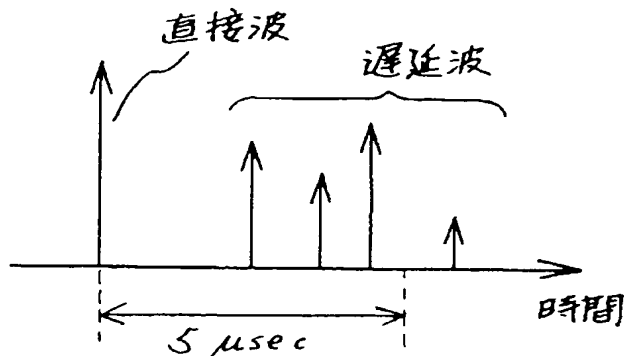
化器を用いてマルチパス歪を受けた信号を高品質で受信できる効果がある。

〔図面の簡単な説明〕

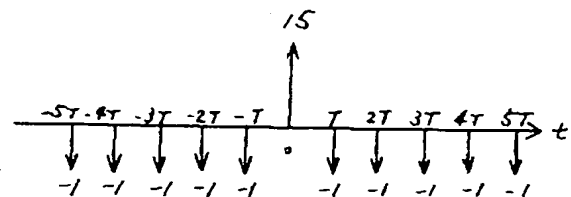
第1図は本発明の第1の実施例を示すブロック図、第2図は送受信点間が見通しである場合の典型的なマルチパス通信路のインパルスレスポンスを示す図、第3図は送受信点間が見通しにならない場合の典型的なマルチパス通信路のインパルスレスポンスを示す図、第4図は第1図における復調回路12,13のブロック図、第5図は最大周期系列を用いたプリアンプル系列の例を示す図、第6図は第5図のプリアンプル系列の中央の15シンボルをリファレンス系列とした場合のリファレンス系列とプリアンプル系列との相関係数を示す図、第7図は第1図における通信路特性推定器3,4のブロック図、第8図は同じく等化回路9のブロック図、第9図は第8図におけるビタビプロセッサ93のトレリス線図、第10図は第9図における整合フィルタ94のブロック図、第11図は同じくブランチメトリック固定成分演算回路95のブロック図、第12図は同じくブランチメトリック合成回路96のブロック図、第13図は本発明の第2の実施例を示すブロック図である。

1,2……アンテナ、3,4……通信路特性推定器、5,6……通信路特性推定回路、7……電力比演算回路、8,11……スイッチ、9……等化回路、10……出力端子、12,13,103,104……復調回路、14,15,105,106……AD変換回路、100……バーストタイミング発生回路、101,102……受信信号記憶回路。

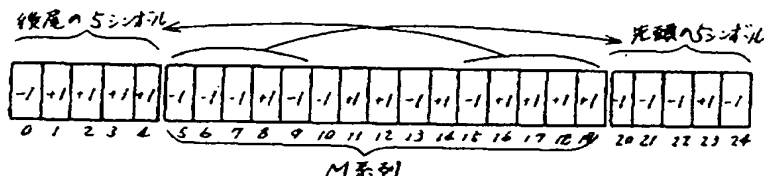
【第2図】



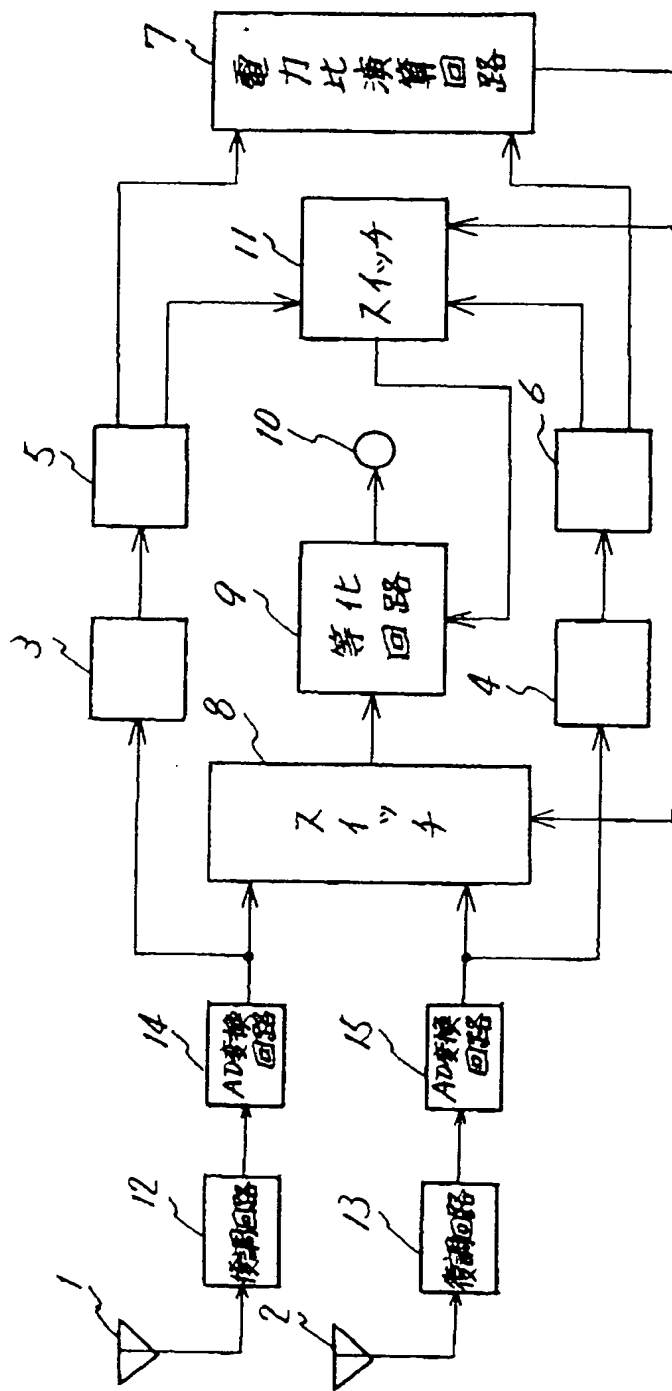
【第6図】



【第5図】

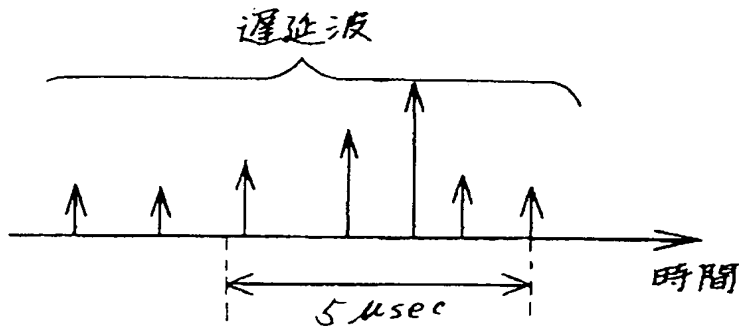


【第1図】

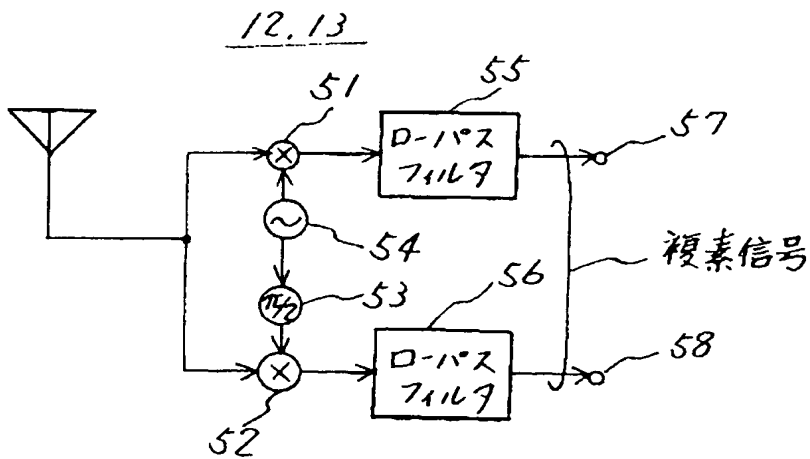


3, 4... 通信路特性推定器 5, 6... 通信路特性選別回路

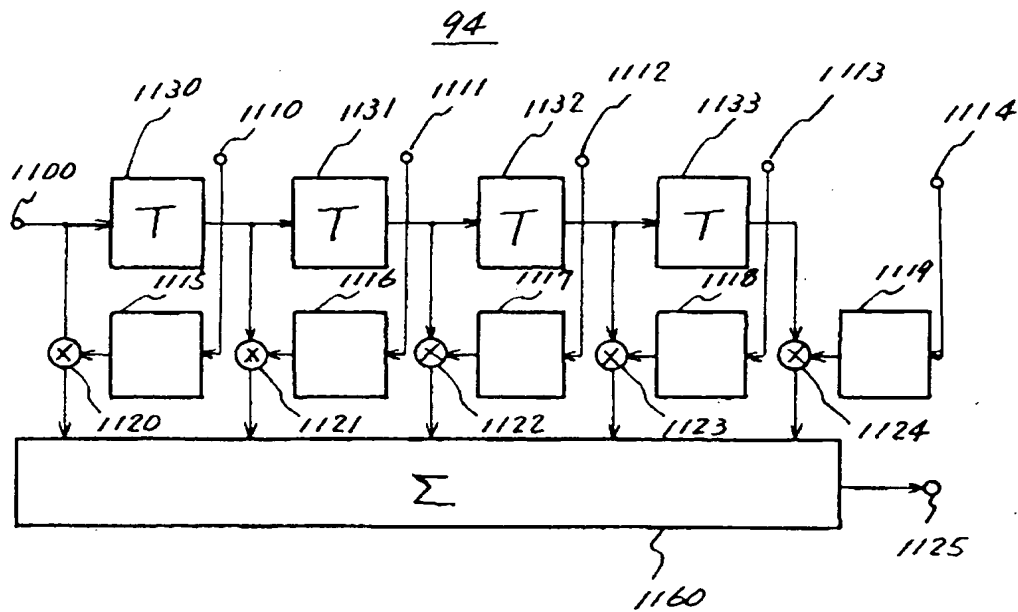
【第3図】



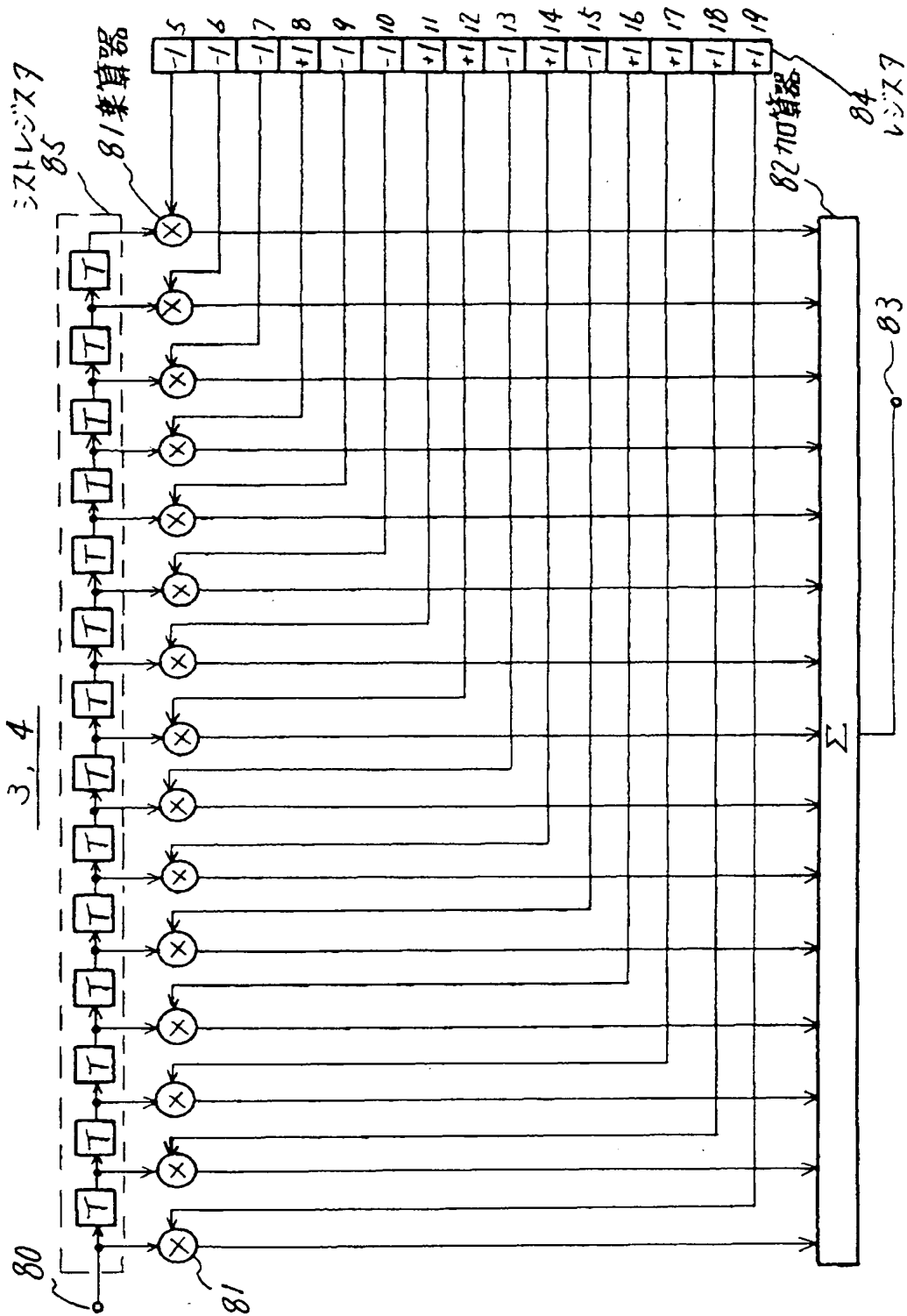
【第4図】



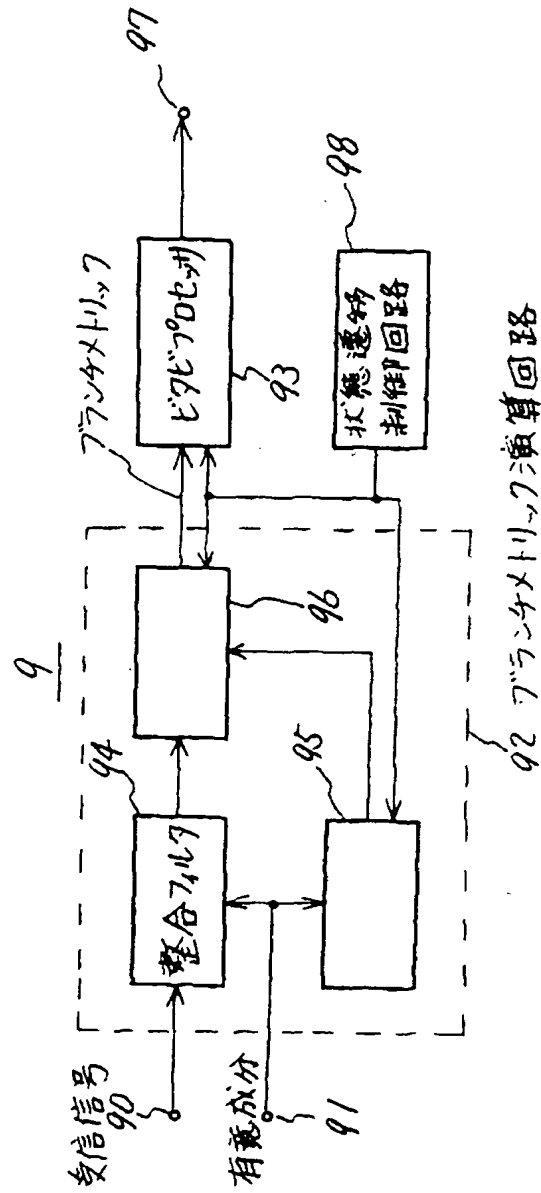
【第10図】



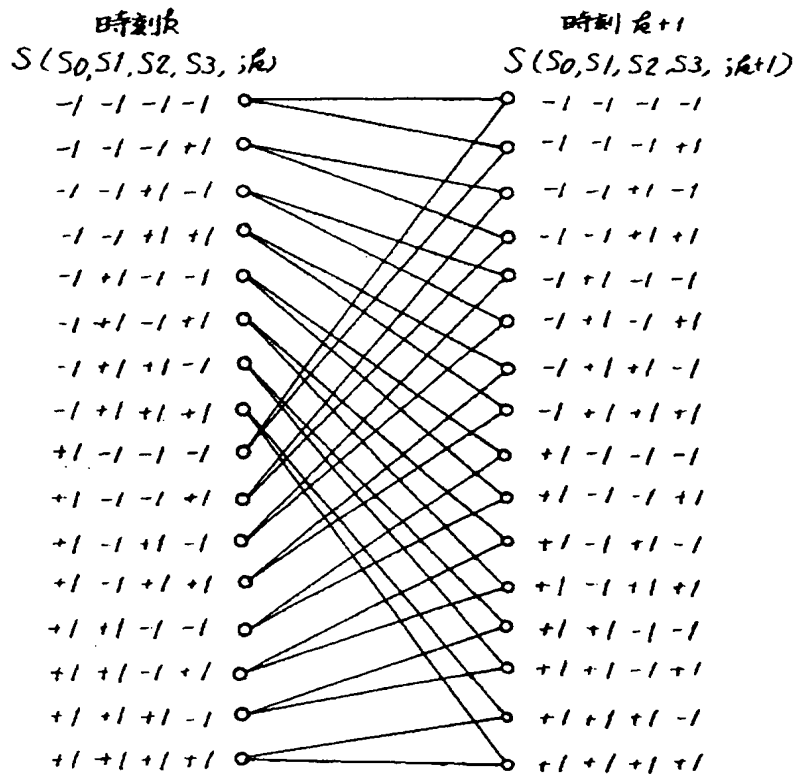
【第7図】



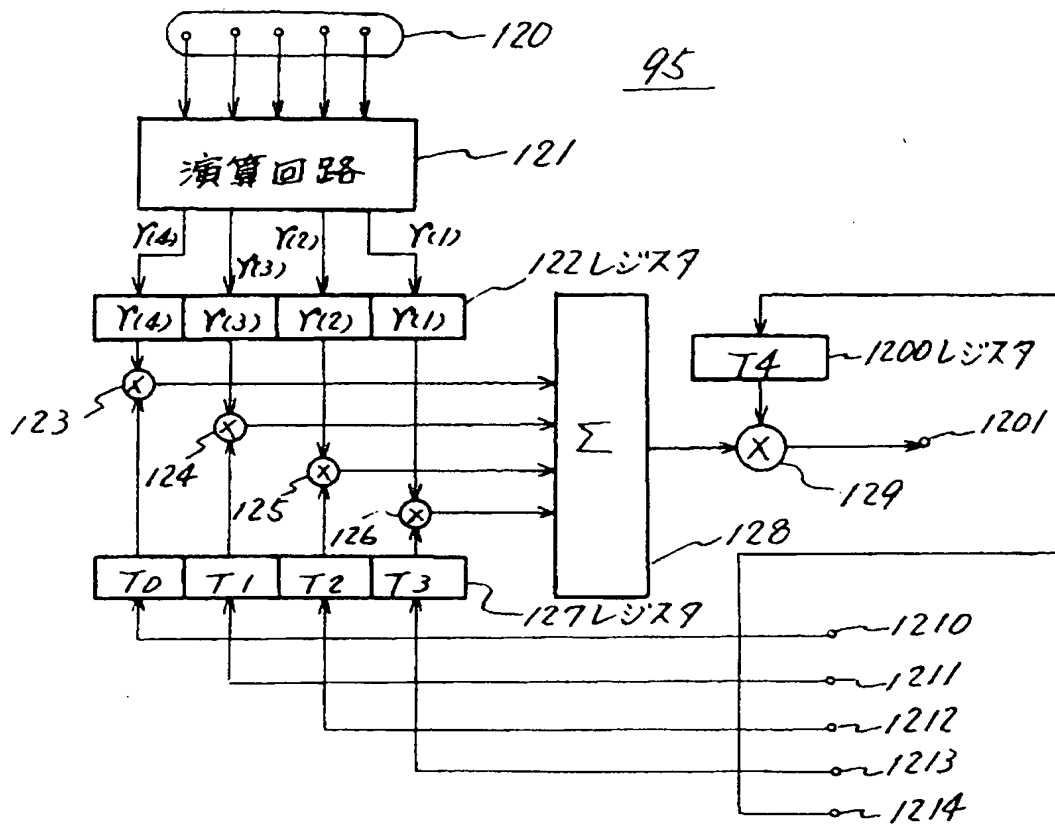
【第8図】



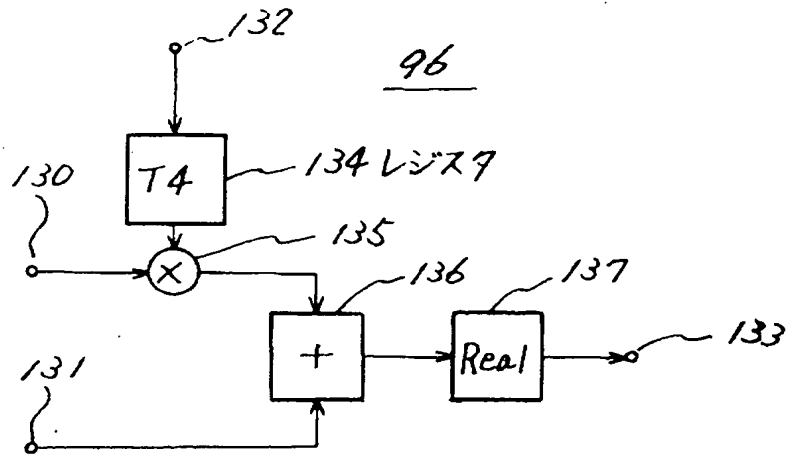
【第9図】



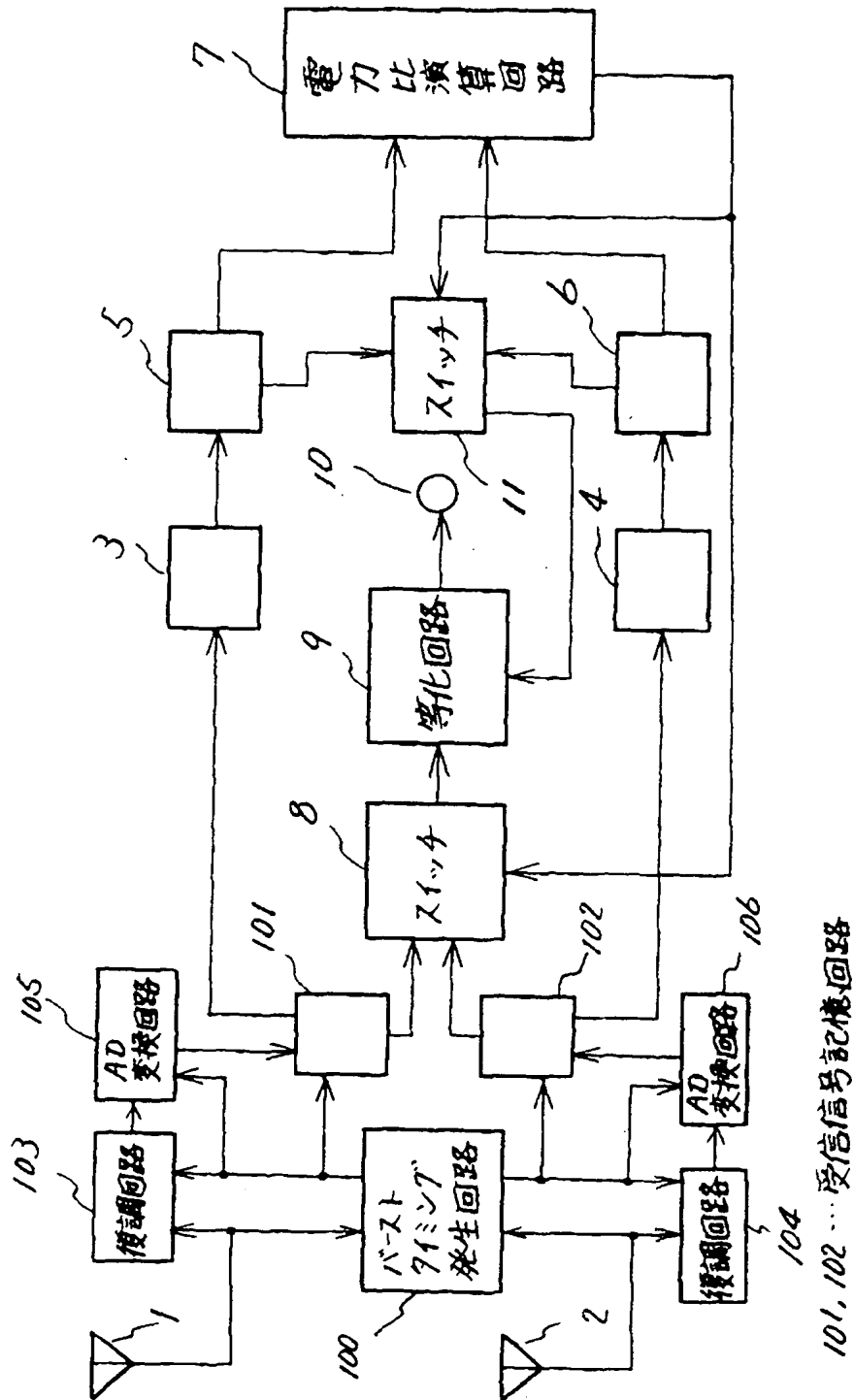
【第11図】



【第12図】



【第13図】



101, 102 ... 受信信号記憶回路